

Diseño y prototipado sobre FPGA de encaminadores de alta velocidad y QoS

Ivan Vilata i Balaguer <vilata@icc.uji.es>

José Manuel Claver Iborra <claver@icc.uji.es>

Depto. de Ingeniería y Ciencia de los Computadores

Universitat Jaume I

26 de febrero de 2004

Índice

- Descripción y objetivos
- Herramientas de desarrollo
- El encaminador MMR
- El MMR simplificado
- Generador/monitor de tráfico
- Estado actual del proyecto
- Trabajo futuro
- Bibliografía

1 Descripción y objetivos

El objetivo es crear una **implementación de un encaminador simple** sobre FPGA...

- ... para usarlo como herramienta de **prototipado** y experimentar en él alternativas de diseño, nuevas políticas y optimizaciones
- ... para realizar **simulaciones** detalladas y próximas al funcionamiento final, en un tiempo reducido

Arquitectura a seguir: simplificación del **Multimedia Router (MMR)**, centro de la Tesis Doctoral de **María Blanca Caminero** [[Caminero02](#)].

- Un encaminador LAN con soporte de calidad de servicio (QoS) y una lógica suficientemente simple como para caber en un solo circuito integrado

2 Herramientas de desarrollo

- Lenguaje de programación **Handel-C** bajo el entorno **DK1** de Celoxica: desarrollo rápido y simple, adecuado para altas frecuencias de reloj, permite cosimulación.
- Dispositivos FPGA **Virtex E** de Xilinx sobre tarjetas PCI de Celoxica (RC1000-PPE): alta frecuencia (hasta 100 MHz), gran cantidad de memoria (2 MB), interconexión directa entre tarjetas, interfaz de red (con tarjeta *mezzanine*).

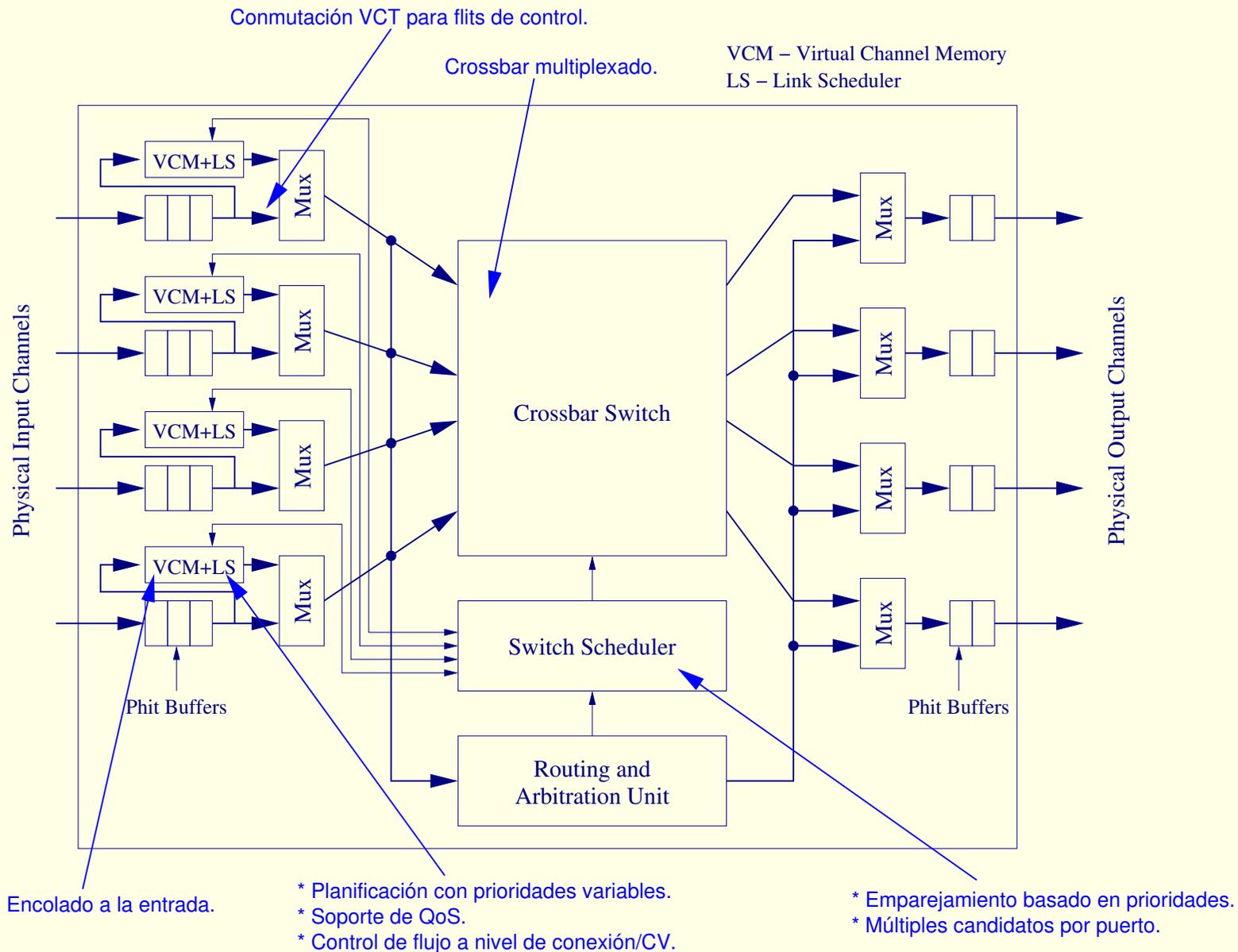
La unión de estas dos herramientas permite el prototipado rápido de los diseños y la evaluación de éstos con un coste asequible.

3 El encaminador MMR (I)

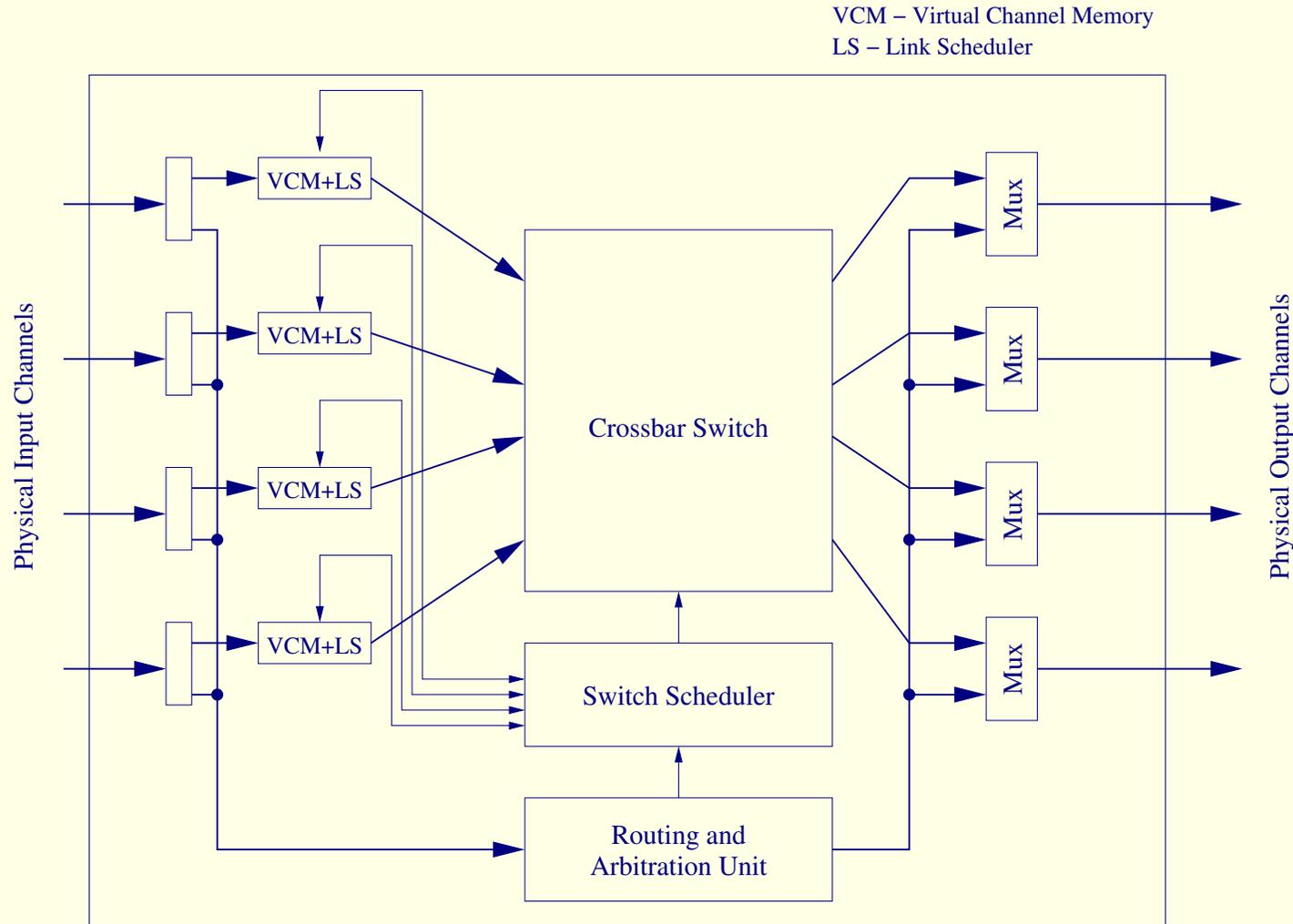
Características destacables del Multimedia Router:

- Adaptado a **tráfico multimedia** en LAN.
- Soporta flujos con **calidad de servicio** (CBR y VBR), tráfico de **mejor esfuerzo** y paquetes de **control** de alta prioridad.
- Uso de **conmutación de circuitos segmentada** (conexiones) junto con **Virtual Cut-Through** (control).
- Acepta un **gran número de conexiones**, con control de flujo independiente.
- Sólo necesita buffers de tamaño **fijo y pequeño**.
- Lógica simple, implementable completamente en **hardware**.

4 El encaminador MMR (II)



5 Encaminador MMR simplificado (I)



6 Encaminador MMR simplificado (II)

Diferencias respecto al MMR original:

- Pensado como **componente hardware** (sin interfaces de red).
- Sólo soporta conexiones QoS *CBR* y tráfico de *BE* (de momento).
- Menos canales virtuales: 16 (uno para tráfico *BE*) frente a 128 (uno de control y uno de *BE* por puerto de destino).
- Variación más lenta de las **prioridades** y formato más rápido de comparar.
- Usa un **bus de control** para intercambio paquet. control y créditos.

Su orientación al prototipado permite **variar fácilmente los parámetros numéricos** del encaminador (puertos, canales virtuales...), así como **sustituir unos componentes por otros** que se desarrollen

7 Generador/monitor de tráfico

Componente que se conecta a todas las entradas/salidas del encaminador:

1. Lee del exterior la configuración de las conexiones QoS.
2. Genera tráfico acorde a las características de las conexiones, y lo inyecta respetando el control de flujo.
3. Recibe los flits y calcula el retardo y *jitter* acumulados para cada conexión.
4. Expone los resultados al exterior.

8 Estado actual del proyecto (I)

Encaminador:

- *Módulos desarrollados:*
 - Conmutador (crossbar por enmascaramiento)
 - Planificador del conmutador (tipo COA, requiere menos líneas y permite mayor segmentación)
 - Módulo de variación de prioridad (tipo SIABP modificado)
 - Separador de paquetes
 - Planificador del enlace
 - Memoria de canales virtuales (VCM)
 - Otros: redes de ordenación, colas...

9 Estado actual del proyecto (I)

- *Por desarrollar:*
 - Planificador del conmutador (tipo CCA, puede resultar más simple)
 - Unidad de encaminamiento y arbitraje
 - Unidad de control del puerto
 - Sincronización global de los módulos

10 Estado actual del proyecto (II)

Generador/monitor:

- Aún en fase de diseño.

Documentación (en continua evolución):

- MMRWiki: <http://mezzanine.act.uji.es/~ivan/MMRWiki>

11 Trabajo futuro

- Terminar la implementación base + el generador/monitor.
- Completar el soporte de tráfico de mejor esfuerzo .
- Añadir soporte para conexiones QoS VBR .
- Añadir conmutación VCT para paquetes de control.
- Aumentar el número de canales virtuales manteniendo bajo el número de buffers (compartición).
- Ajustar la frecuencia de reloj, área y consumo del dispositivo.
- Simplificar la planificación.
- Construir una malla de conmutadores.

Bibliografía

Referencias

[MMRWiki] MMRWiki,

<http://mezzanine.act.uji.es/~ivan/MMRWiki/>.

[Caminero02] M.B. Caminero, “Diseño de un Encaminador Orientado a Tráfico Multimedia en Entornos LAN”, Tesis Doctoral, Departamento de Informática, Universidad de Castilla-La Mancha, 2002.

The End

Copyright © 2004 Ivan Vilata i Balaguer <vilata@icc.uji.es>

José Manuel Claver Iborra <claver@icc.uji.es>

Depto. de Ingeniería y Ciencia de los Computadores

Universitat Jaume I

Made with the `ujislides` document class © 2002-3 Sergio Barrachina (barrachi@icc.uji.es)